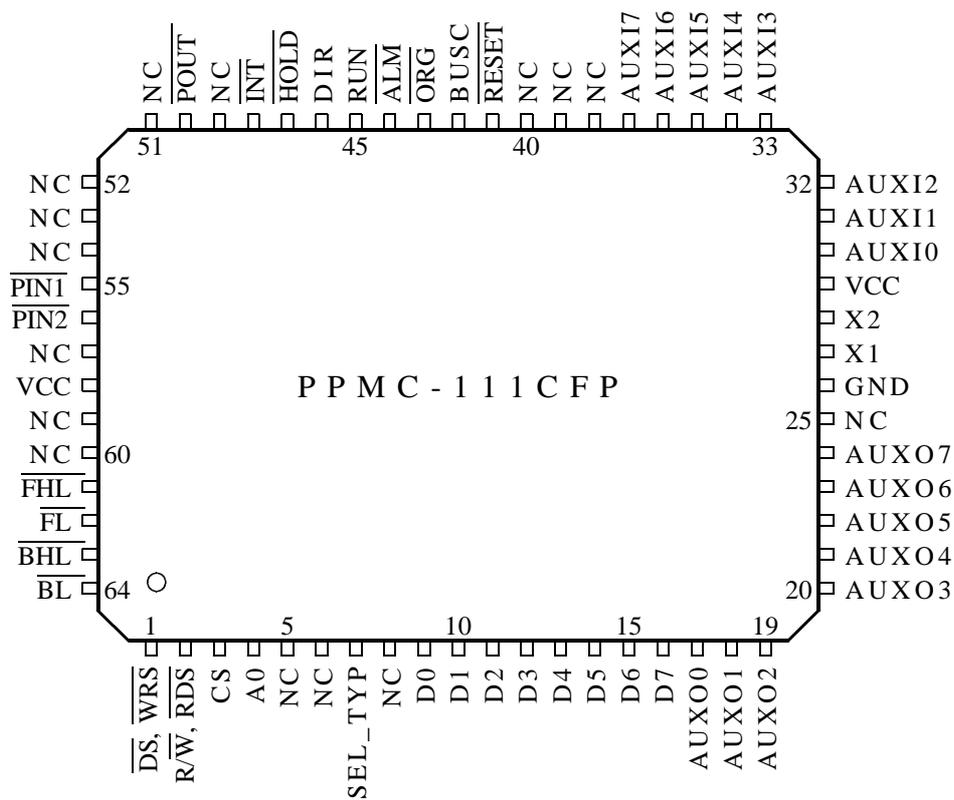


2. 端子信号の機能

2. 端子信号の機能

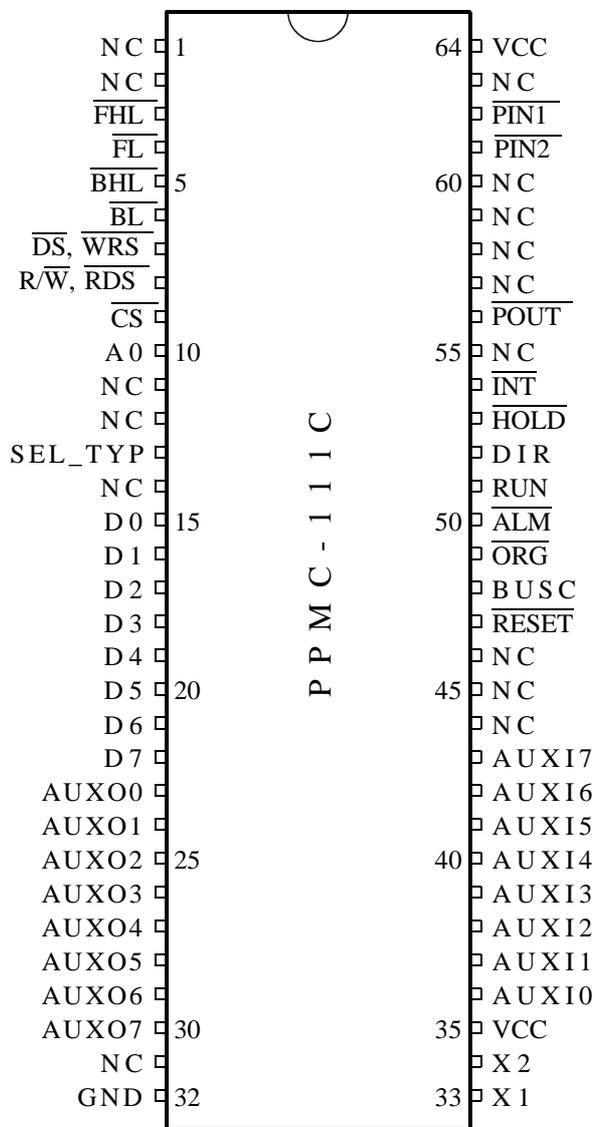
PPMC-111は64ピンQFPパッケージの『PPMC-111CFP』と64ピン・シュリンクDIPパッケージの『PPMC-111C』の2種類の形状があります。入出力信号の端子配列を図2-1（QFPタイプ）及び図2-2（SDIPタイプ）に、端子信号表を表2-1に示します。

本章ではこれらの信号の詳細を説明します。



(TOP VIEW)

図 2 - 1 PPMC-111CFP 端子配列図



(TOP VIEW)

図 2 - 2 PPMC-111C 端子配列図

2. 端子信号の機能

PPMC-111C/CFP

表 2-1 端子信号表

端子番号		信号名	I/O	機能
PPMC 111CFP	PPMC 111C			
1	7	\overline{DS} , \overline{WRS}	I	データ・ストローブ, ライト・ストローブ
2	8	$\overline{R/W}$, \overline{RDS}	I	リード/ライト, リード・ストローブ
3	9	\overline{CS}	I	チップセレクト入力
4	10	$\overline{A0}$	I	アドレス 0
5	11	NC	—	
6	12	NC	—	
7	13	SEL_TYP	I	現在位置データ処理選択端子 定速原点サーチ中に原点信号を検知した際, オープンまたは HIGH で現在位置データをクリア, LOW でクリアしない
8	14	NC	—	
9	15	D0	I/O	データバス bit0
10	16	D1	I/O	データバス bit1
11	17	D2	I/O	データバス bit2
12	18	D3	I/O	データバス bit3
13	19	D4	I/O	データバス bit4
14	20	D5	I/O	データバス bit5
15	21	D6	I/O	データバス bit6
16	22	D7	I/O	データバス bit7
17	23	AUXO 0	O	補助出力 bit0
18	24	AUXO 1	O	補助出力 bit1
19	25	AUXO 2	O	補助出力 bit2
20	26	AUXO 3	O	補助出力 bit3
21	27	AUXO 4	O	補助出力 bit4
22	28	AUXO 5	O	補助出力 bit5
23	29	AUXO 6	O	補助出力 bit6
24	30	AUXO 7	O	補助出力 bit7
25	31	NC	—	
26	32	GND	I	GND に接続
27	33	X1	I	水晶発振子端子 1
28	34	X2	I	水晶発振子端子 2
29	35	VCC	I	5V 電源入力
30	36	AUXI 0	I	補助入力 bit0
31	37	AUXI 1	I	補助入力 bit1
32	38	AUXI 2	I	補助入力 bit2
33	39	AUXI 3	I	補助入力 bit3
34	40	AUXI 4	I	補助入力 bit4
35	41	AUXI 5	I	補助入力 bit5
36	42	AUXI 6	I	補助入力 bit6

2. 端子信号の機能

PPMC-111C/CFP

端子番号		信号名	I/O	機能
PPMC 111CFP	PPMC 111C			
37	43	AUXI 7	I	補助入力 bit7
38	44	NC	—	
39	45	NC	—	
40	46	NC	—	
41	47	$\overline{\text{RESET}}$	I	リセット入力
42	48	BUSC	I	スレーブバスインタフェース選択
43	49	$\overline{\text{ORG}}$	I	原点（基準点）
44	50	$\overline{\text{ALM}}$	I	アラーム信号
45	51	RUN	I	パルス出力開始信号
46	52	DIR	O	回転方向出力
47	53	$\overline{\text{HOLD}}$	O	モータホールド信号
48	54	$\overline{\text{INT}}$	O	割込み信号
49	55	NC	—	
50	56	$\overline{\text{POUT}}$	O	パルス出力
51	57	NC	—	
52	58	NC	—	
53	59	NC	—	
54	60	NC	—	
55	61	$\overline{\text{PIN1}}$	I	パルス計数入力端子 1, POUT に接続
56	62	$\overline{\text{PIN2}}$	I	パルス計数入力端子 2, POUT に接続
57	63	NC	—	
58	64	VCC	I	5V 電源入力
59	1	NC	—	
60	2	NC	—	
61	3	$\overline{\text{FHL}}$	I	CW 方向高速リミット入力
62	4	$\overline{\text{FL}}$	I	CW 方向リミット入力
63	5	$\overline{\text{BHL}}$	I	CCW 方向高速リミット入力
64	6	$\overline{\text{BL}}$	I	CCW 方向リミット入力

表中の $\overline{\quad}$ は負論理を表します。

O = 出力

I = 入力

NC = OPEN

使用しない入力端子は 10K Ω の抵抗でプルアップまたはプルダウンして下さい。

2. 端子信号の機能

2-1 システムハードウェア関連信号

2-1-1 RESET (リセット)

PPMC-111 を初期状態にリセットするための信号です。通常システムのリセット信号に接続します。“L”レベルから立ち上がった後、ホスト・プロセッサからの命令によって初期設定、動作命令を入れ動作させます。リセット信号は、電源電圧が PPMC-111 の動作範囲内であり、かつ内部発振器の発振が安定した後、少なくとも $2 \mu\text{S}$ 以上 “L” レベルを保持する必要があります。

2-1-2 X1, X2 (水晶発振子)

X1, X2 端子は PPMC-111 のシステム・クロック入力です。通常は図 2-3 の左図のように 16MHz の水晶発振子を接続しますが、図 2-3 の右図のように 2 相外部クロックを接続することも出来ます。

X1, X2 の入力周波数は 1MHz から 16MHz のクロックを入力できますが、PPMC-111 の動作スピードはこのクロックに比例します。以後の説明中に規定される時間等はこの基準クロックを基にしています。特に規定のない時間、スピード、データ等は基準クロックが 16MHz の場合の値を表示しています。

一つのシステム・クロック発振回路で複数の PPMC-111 を動作させる場合は図 2-4 を参考に回路設計を行って下さい。また、2-6 ページに記載されている注意事項を守って下さい。

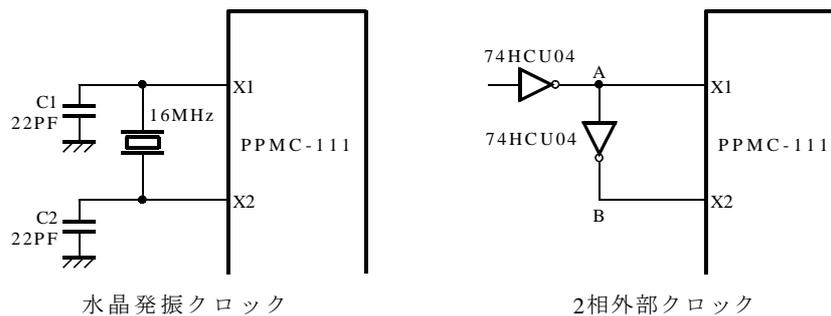


図 2 - 3

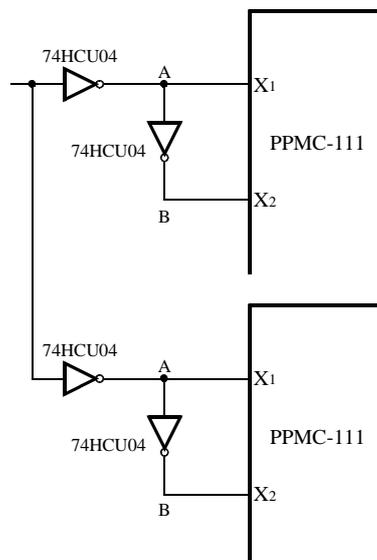


図 2 - 4

2. 端子信号の機能

注意事項

① 水晶発振子

発振周波数は水晶発振子の負荷容量と外付け容量 **C1**、**C2** により決まりますが、発振を安定に開始し発振を続けるためには、水晶発振子の等価抵抗と外付け容量が大きく影響しますので表 2-2 の推奨値を参考にして下さい。

表 2-2 発振周波数による等価直列抵抗

周波数	等価直列抵抗 (最大)	周波数	等価直列抵抗 (最大)
1MHz	600 Ω	12MHz	35 Ω
4MHz	100 Ω	16MHz	35 Ω
10MHz	35 Ω		

② 2相外部クロック信号入力方式

図 2-3 (右図) 及び図 2-4 の 2 相外部クロック信号を使用する場合は **A** 点、**B** 点において次の条件を満足するようにして下さい。

条件 1 : **A** 点の **Duty** 比は $50 \pm 5 \%$ (@ $V_{CC} / 2$)

条件 2 : **A** 点、**B** 点の $C_L = 50\text{pF}$ (max.)

2-1-3 SEL_TYP (現在位置データの処理選択)

PPMC-111 は、定速原点サーチ動作中に原点信号 ($\overline{\text{ORG}}$) を検知するとパルス出力を終了しますが、その際、この端子が“オープン”または“HIGH”に設定されていると現在位置データが“000000h”にクリアされ、“LOW”と現在位置データはクリアされません。

2-2 ホスト・インタフェース信号

PPMC-111 をホスト・プロセッサのバスに接続するための信号です。PPMC-111 のレジスタにアクセスするための信号と、割込み信号があります。

2-2-1 $\overline{\text{CS}}$ (チップセレクト)

PPMC-111 に対する選択信号で、アドレス信号の上位ビットをデコードした信号を接続します。PPMC-111 はこの $\overline{\text{CS}}$ が“L”レベルの時にアクセスが可能になります。

(3-1 ホスト・インタフェース・レジスタの項参照)

2-2-2 A0 (レジスタ・セレクト)

ホスト・プロセッサから PPMC-111 のレジスタに読み書きをする時、各レジスタを切り換えるための信号で、通常アドレス信号の **LSB** を接続します。

(3-1 ホスト・インタフェース・レジスタの項参照)

2-2-3 D7 ~ D0 (データバス)

ホスト・プロセッサと PPMC-111 との間で、データのやり取りを行う双方向性の **8** ビットのバスです。

2. 端子信号の機能

2-2-4 BUSC (スレーブバス・インタフェース選択)

ホスト・プロセッサと PPMC-111 とのインタフェース形式を選択する信号です。
この信号によって、 R/\overline{W} 型 CPU あるいは \overline{RD} , \overline{WR} 分離型 CPU のいずれにも、容易に接続出来ます。BUSC 信号とインタフェース形式との関係は 2-2-5 項, 2-2-6 項及び表 2-3 を参照願います。

表 2-3 BUSC 信号とホスト・プロセッサ・バス I/F の関係

BUSC 信号	ホスト・プロセッサ バス I / F	使用する制御信号	
H	R/\overline{W} 型	データ・ストロブ信号 (\overline{DS} 信号)	リード／ライト信号 (R/\overline{W} 信号)
L	\overline{RD} , \overline{WR} 分離型	ライト・ストロブ信号 (\overline{WRS} 信号)	リード・ストロブ信号 (\overline{RDS} 信号)

2-2-5 \overline{DS} , \overline{WRS} (データ・ストロブ, ライト・ストロブ)

BUSC 信号が “H” の場合には、 R/\overline{W} 型 CPU のデータ・ストロブ信号として使用します。BUSC 信号が “L” の場合には、 \overline{RD} , \overline{WR} 分離型 CPU のライト・ストロブ信号として使用します。表 2-3 を参照願います。

2-2-6 R/\overline{W} , \overline{RDS} (リード／ライト, リード・ストロブ)

BUSC 信号が “H” の場合には、 R/\overline{W} 型 CPU のリード／ライト信号として使用します。BUSC 信号が “L” の場合には、 \overline{RD} , \overline{WR} 分離型 CPU のリード・ストロブ信号として使用します。表 2-3 を参照願います。

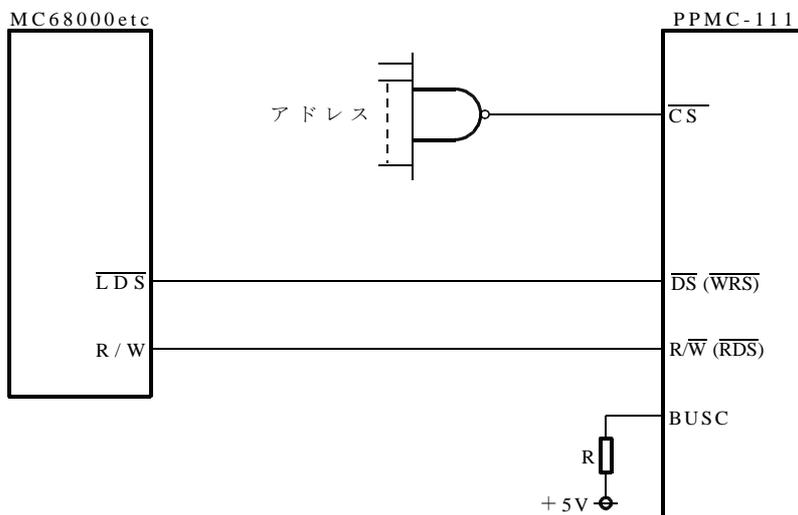


図 2-5 R/\overline{W} 型信号接続例

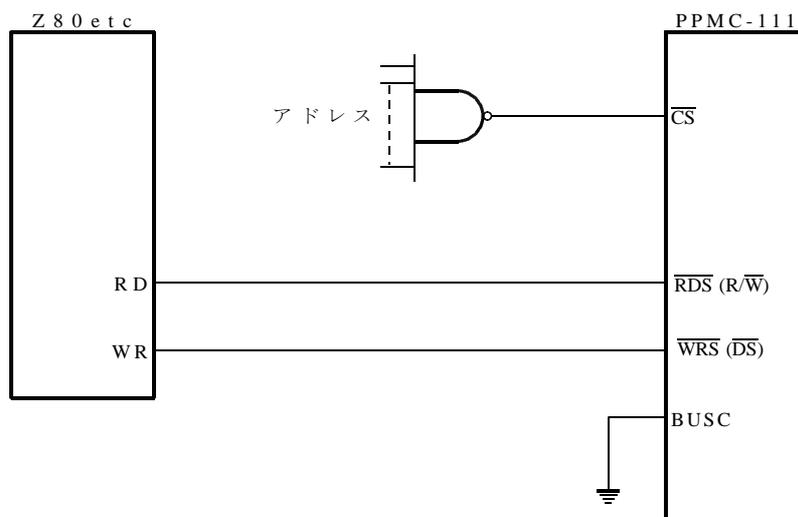


図 2-6 \overline{RD} , \overline{WR} 分離型信号接続例

2-2-7 \overline{INT} (割込み信号)

ホスト・プロセッサに対する割込み信号で、以下の場合にこの信号は出力されます。

- ① PPMC-111 がホスト・プロセッサより受け取った命令コードやパラメータが不正な場合
- ② PPMC-111 への命令コードの終了割込み制御が許可がされており、PPMC-111 のパルス出力が終了した場合

\overline{INT} 信号は通常“H”レベルで上記①及び②の条件が成立した場合に“L”レベルになります。なお、 \overline{INT} 信号端子はオープンコレクタでないため、複数の割込を接続する場合は図 2-7 のようにオープンコレクタのバッファを設けるようにして下さい。

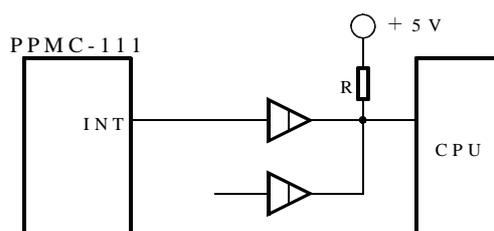


図 2-7 PPMC-111 割込み出力信号の接続例

命令エラー割込が発生した場合には『命令エラーコード読出し命令』を発行することにより \overline{INT} 信号はクリアされ“L”から“H”になります。また、パルス出力終了割込が発生した場合には、『終了ステータス読出し命令』を発行することにより \overline{INT} 信号はクリアされ“L”から“H”になります。

命令エラー割込み発生時に『終了ステータス読出し命令』を発行したりパルス出力終了割込み発生時に『命令エラーコード読出し命令』を発行しても \overline{INT} 信号はクリアされません。従って、 \overline{INT} 信号をクリアするためには、ステータス・レジスタのビット 4 (パルス出力終了割込み状態) とビット 5 (命令エラー割込み状態) とをチェックし、割込み発生要

2. 端子信号の機能

因に応じたステータス読出し命令を発行する必要があります。

2-2-8 RUN (パルス出力開始信号)

ホスト・プロセッサより **PPMC-111** に動作命令が与えられ、パルスを出力する前にこの信号がチェックされ、“**H**”であればパルス出力が開始されます。“**L**”の場合には“**H**”になるまで待ちます。この間 **PPMC-111** は他の命令を受付けません。

複数の **PPMC-111** を同時に動作開始する場合などに使用します。**RUN** 信号の機能を使用しない場合は必ず+ **5V** にプルアップして下さい。

2-3 モータ制御信号

モータ制御信号はモータドライバ等に接続する信号です。

2-3-1 DIR (動作方向信号)

DIR 信号は動作方向を示す出力信号です。この信号は、**CW** 方向のパルスを出力する時に“**L**”レベルとなり、**CCW** 方向のパルスを出力する時に“**H**”レベルとなります。

2-3-2 項の **POUT** 信号と合わせて使用します。

2-3-2 $\overline{\text{POUT}}$ (パルス列出力信号)

PPMC-111 が出力するパルス列信号です。波形は方形波でデューティ比 **50%** ですが、シングル・ステップ動作命令時の $\overline{\text{POUT}}$ 幅は約 **52 μ S** です。**2-3-1** 項の **DIR** 信号と合わせて使用します。また、本信号は **2-3-3** 項の $\overline{\text{PIN1}}$ 、 $\overline{\text{PIN2}}$ 信号に必ず接続して下さい。

2-3-3 $\overline{\text{PIN1}}$ 、 $\overline{\text{PIN2}}$ (内部パルスカウンタ入力)

PPMC-111 内部のパルス・カウンタのための入力端子で **PPMC-111** の動作上重要な信号となりますので必ず **2-3-2** 項の $\overline{\text{POUT}}$ 信号に接続します。

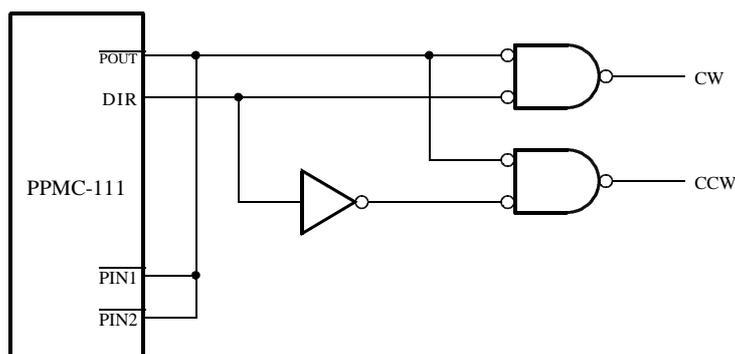


図 2-8 DIR、 $\overline{\text{POUT}}$ 、 $\overline{\text{PIN1}}$ 、 $\overline{\text{PIN2}}$ 信号接続例

2-3-4 $\overline{\text{HOLD}}$ (モータ・ホールド信号)

モータが停止していることを示す信号です。この **HOLD** 信号は、パルスの出力が停止してから【停止時のパルス出力周波数の半サイクル時間 + **2ms**】後“**L**”になります。

PPMC-111 が次の動作命令を受付けると、**HOLD** 信号は“**H**”になります。モータ停止時にモータの電源電圧を低減したり、外部でモニタしたりする場合に使用します。

2. 端子信号の機能

2-4 リミット，アラーム入力信号

リミット及びモータドライバからの入力信号群です。すべて負論理入力になっています。

PPMC-111 に以下に説明します各リミット信号及びアラーム信号を検知させるためには、**90 μS** 以上“**L**”レベルに保つ必要があります。また、パルス出力中に表 2-4 中の命令を実行すると、各リミット信号及びアラーム信号が入ったことを検知できない期間があり、**90 μS** 以上各リミット信号及びアラーム信号を“**L**”レベルにしても各リミット信号及びアラーム信号を検知できないことがありますので、これらの命令を実行する場合には注意が必要です。なお、パルス出力中に各リミット信号及びアラーム信号が入ったことを検知できなかった場合には、指定されたパルス出力動作を継続します。詳細については各命令の項を参照して下さい。

表 2-4 各リミット及びアラーム信号の無検知期間

命令の種類	検知できない期間
即時速度変更	命令コードを受付けてから、速度変更が終了するまで
加減速速度変更	命令コードを受付けてから、速度変更を開始するまで
終了ステータス 読出し	命令コードを受付けてから、PPMC-111 内部のアウトプットバッファに終了ステータスコードがセットされるまで
命令エラー・コード 読出し	命令コードを受付けてから、PPMC-111 内部のアウトプットバッファに命令エラーコードがセットされるまで
現在位置読出し	命令コードを受付けてから、PPMC-111 内部のアウトプットバッファに現在位置データの 3 バイト目（上位バイト）がセットされるまで
制御入力信号 ステータス読出し	命令コードを受付けてから、PPMC-111 内部のアウトプットバッファに制御入力信号ステータスがセットされるまで
補助入力信号 ステータス読出し	命令コードを受付けてから、PPMC-111 内部のアウトプットバッファに補助入力信号ステータスがセットされるまで
補助出力	命令コードを受付けてから、補助出力信号を出力するまで
即停止	命令コードを受付けてから、パルス出力を停止するまで
減速停止	命令コードを受付けてから、減速を開始するまで

2-4-1 $\overline{\text{ORG}}$ （原点（基準点）入力信号）

PPMC-111 は『定速原点サーチ（基準点まで定速動作）』命令の時のみこの信号のチェックをします。この信号を検知すると PPMC-111 はパルスの出力を即停止します。通常、各種位置決め制御の原点となります。

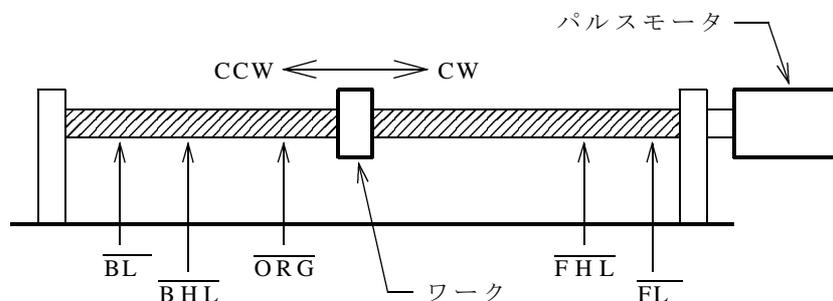
2-4-2 $\overline{\text{FL}}$, $\overline{\text{BL}}$, $\overline{\text{FHL}}$, $\overline{\text{BHL}}$ （リミット信号入力）

$\overline{\text{FL}}$ は正方向（CW）の、 $\overline{\text{BL}}$ は負方向（CCW）の動作限界点に設置するリミットです。PPMC-111 はどの動作命令に対しても、このリミットをそれぞれの動作方向で検知すると停止します。また、その後同じ方向への動作命令が入力されても、パルスは出力しません。この場合にはエラー番号 3 を返します。

2. 端子信号の機能

$\overline{\text{FHL}}$ は正方向 (CW) の、 $\overline{\text{BHL}}$ は負方向 (CCW) の高速リミットです。 PPMC-111 は加速動作中または高速動作中にこのリミットを検知すると減速して停止します。この場合減速中に加速要求を含む命令が発行されても受け付けず、エラー番号 **14** を返します。

以上のリミット信号の物理的な位置関係を図 2-9 に示します。



- ◎ $\overline{\text{FL}}$ 及び $\overline{\text{BL}}$ リミット・スイッチはワークの動作限界点に設置します。
- ◎ $\overline{\text{FHL}}$ 及び $\overline{\text{BHL}}$ リミット・スイッチは $\overline{\text{FL}}$ 、 $\overline{\text{BL}}$ の位置から、加減速パルス数以上内側に設置します。
- ◎ $\overline{\text{ORG}}$ リミット・スイッチは位置決め制御の原点に設置します。

図 2-9 リミット・スイッチ位置関係図

高速リミット信号は、CW 方向パルス出力時には $\overline{\text{FHL}}$ 信号、CCW 方向パルス出力時には $\overline{\text{BHL}}$ 信号が有効であり、高速リミット信号を検知した時の停止方法等は、動作命令の種類、高速リミット有効速度パルスレートの設定値、高速リミット信号検知時のパルス出力速度の 3 つの条件によって、表 2-5 のように異なります。

表 2-5 高速リミットを検知した時の停止方法

動作命令の種類	高速リミット信号を検知した時のパルス出力速度				高速リミット信号が入っている時に動作命令を受付けた場合
	< 高速リミット有効速度		≥ 高速リミット有効速度		
	> 起動時速度	= 起動時速度	> 起動時速度	= 起動時速度	
加減速動作命令	指定されたパルス出力動作を継続		減速停止	即停止	パルスを出力しない
定速動作命令					
連続定速動作命令					
定速原点サーチ命令					
連続高速動作命令	減速停止	即停止			
シングルステップ命令	パルス出力後に検知した場合は無視				

なお、PPMC-111 をリセット後、高速リミット有効速度設定命令によって高速リミット有効速度パルスレートを設定していない場合 (デフォルト状態)、高速リミット有効速度パルスレートとして、初期設定命令時に設定された高速時パルスレートの値が設定されています。

2. 端子信号の機能

PPMC-111C/CFP

2-4-3 $\overline{\text{ALM}}$ (アラーム入力信号)

モータ・ドライバのアラーム出力に接続します。PPMC-111 が動作中にこの信号を受け取ると PPMC-111 はパルス出力を停止，ホスト・プロセッサに割込み信号 ($\overline{\text{INT}}$ 信号) を出力します。

2-5 補助入出力信号

補助入出力信号はパルスモータ制御機能とは直接関係のない，汎用の 8 ビット入出力ポートです。

2-5-1 AUXI0 ~ AUXI7 (補助入力信号 bit0 ~ bit7)

AUXI0 ~ AUXI7 は PPMC-111 が提供する 8 ビットの入力ポートで，システムの補助的な入力ポートとして使用できます。入力ポートの状態を読み込むのに約 40 μ S 程度かかり，本入力ポートの状態変化では $\overline{\text{INT}}$ 信号は出力されません。

2-5-2 AUXO0 ~ AUXO7 (補助出力信号 bit0 ~ bit7)

AUXO0 ~ AUXO7 は PPMC-111 が提供する 8 ビットの出力量ポートで，システムの補助的な出力ポートとして使用できます。出力ポートの状態が変化するまでに約 40 μ S 程度かかります。なお，リセット直後本出力ポートは“H”レベルになっています。